



Türöffner für hohe Schaltfrequenzen:

# SiC optimal ansteuern

(Bild: Gearstd – Shutterstock)

**Aktuelle MOSFETs aus Siliziumkarbid können als Leistungsschalter bei Frequenzen bis über 1 MHz eingesetzt werden. Dies erfordert eine genaue Kenntnis der Ausschaltenergie bei dem vorgesehenen Abschaltstrom. Um die Verluste zu minimieren, sind spezielle Treiber erforderlich.**

Von Michael Klemm

Die Verwendung von Siliziumkarbid-MOSFETs mit einer Sperrspannung von über 650 V als Leistungsschalter nimmt stark zu. Dies hat mehrere Gründe: MOSFETs aus Silizium haben höhere Schaltverluste und eine interne Freilaufdiode, die für zahlreiche Anwendungen nicht geeignet ist. IGBTs weisen noch höhere Schaltverluste auf und die integrierte Freilaufdiode hat eine höhere Speicherladung als die interne Diode von Siliziumkarbid-MOSFETs. Aufgrund der fallenden Preise und der deutlich geringeren Schaltverluste werden bei Neuentwicklungen immer mehr SiC-MOSFETs eingesetzt.

Um einen SiC-MOSFET zuverlässig und bestmöglich anzusteuern, werden an den Treiber besondere Anforderungen gestellt: Er muss auch bei sehr schnellen Spannungsanstiegen zwi-

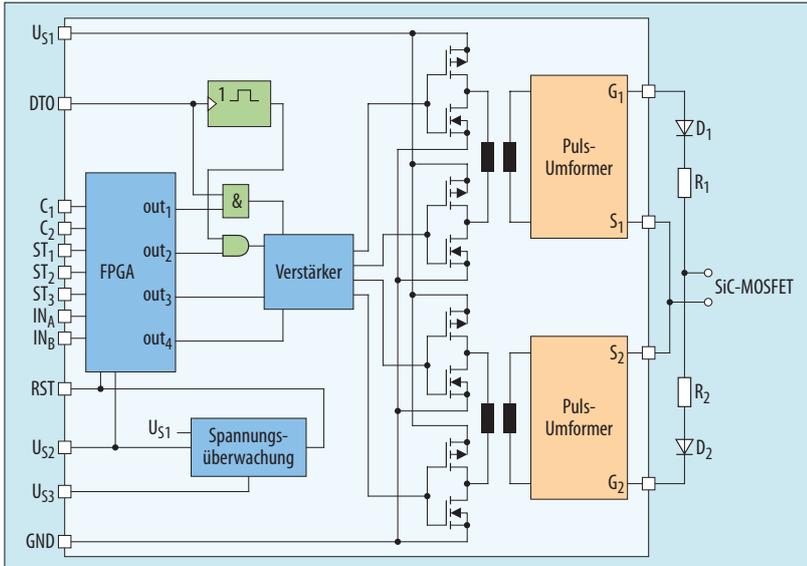
schenden Drain und Source von mehr als 800 V innerhalb von 30 ns beim Schalten zuverlässig funktionieren. Besonders vorteilhaft ist ein Übertrager in Planartechnik mit nur einer Windung auf Primär- und Sekundärseite, da bei diesem Aufbau die Streuinduktivität sehr klein wird und gleichzeitig eine Isolationsfestigkeit von über 10 kV erreicht werden kann. Das für das Unternehmen ATPE patentierte Verfahren verwendet zum Ansteuern eines SiC-MOSFET zwei Übertrager, jeweils zum Einschalten und Ausschalten des Leistungshalbleiters.

Damit die Vorteile des SiC-MOSFET ausgenutzt werden können und nur geringe Schaltverluste resultieren, ist eine wesentliche Anforderung an den Treiber, die Gate-Source-Kapazität sehr schnell umzuladen. Dabei werden die

Zuverlässigkeit erhöht und die Ausschaltverluste reduziert, wenn am Ende des Ausschaltvorganges am Gate-Source-Anschluss eine negative Spannung von circa  $-5$  V anliegt. Um minimale Ausschaltverluste zu erhalten, sind zwei Eigenschaften der Gate-Source-Spannung wichtig: hohe Flankensteilheit im Nulldurchgang und eine negative Spannung von circa  $-5$  V am Ende des Ausschaltvorgangs.

Bei der technischen Umsetzung ergibt sich eine Schwierigkeit. Denn die hohe Flankensteilheit im Nulldurchgang und der gleichzeitig noch hohe Strom durch die Induktivität in der Zuleitung führen zu einem deutlichen Unterschwingen unter die Spannung am Ende des Ausschaltvorgangs von  $-5$  V. Zum Einhalten des zulässigen Grenzwerts der Spannung von meistens  $-10$  V wird daher oft die Flankensteilheit der Spannung im Nulldurchgang reduziert. Dadurch wird auch die Amplitude der Unterschwingung verringert, aber die Ausschaltverluste steigen.

ATPE hat eine Schaltung entwickelt und zum Patent angemeldet, die dieses Problem löst. So kann beim Ausschaltvorgang am Gate eine hohe Flankensteilheit im Nulldurchgang erzeugt werden und gleichzeitig ist die Unterschwin-



**Bild 1. Blockschaltung des SiC-MOSFET-Treibers von ATPE. Das FPGA erzeugt die kurzen Impulse zum Ein- und Ausschalten des MOSFET.**

(Bildquellen: ATPE)

gung stark reduziert. Um den zulässigen Grenzwert der Gate-Source-Spannung einzuhalten, ist die Reduzierung der Unterschwingung beim Ausschalten wesentlich. Grund dafür ist, dass durch den Anstieg der Drain-Source-Spannung beim Ausschaltvorgang Schwingungen am Gate eingekoppelt werden, die den Abstand zum zulässigen Grenzwert der Gate-Source-Spannung von meistens  $-10\text{ V}$  verringern. Werden bei hoher Leistung mehrere SiC-MOSFETs parallel geschaltet, erhöht sich die Amplitude der Unterschwingung durch die höhere Induktivität in der Zuleitung weiter, da der Treiber nicht direkt am Gate platziert werden kann. Bei der von ATPE entwickelten Schaltung zur Reduzierung der Unterschwingung ist die Amplitude der Unterschwingung auch bei größeren Abständen zwischen dem Gate und dem Treiber bei entsprechender Dimensionierung kleiner als  $1\text{ V}$ .

### Schaltungsprinzip der SiC-MOSFET-Treiber

Die neuen Treibermodule von ATPE ermöglichen es, einen SiC-MOSFET über hohe Spannungen potenzialtrennend zuverlässig anzusteuern. Das Treibermodul liefert die Ansteuerenergie direkt über zwei Übertrager in Planartechnik ohne zusätzliche Spannungsversorgung auf der Leistungsseite. Der Treiberstrom von  $40\text{ A}$  in der Spitze garantiert auch bei Leistungsschaltern mit großer Gate-Ladung ein schnelles Schalten ohne Limitierung der Spannungssteilheit

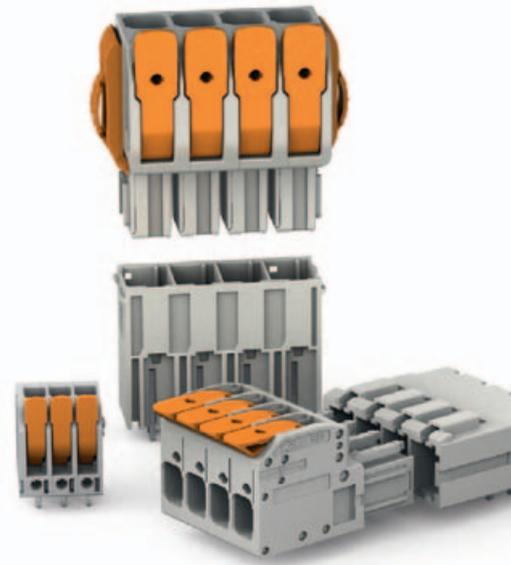
über der Trennstrecke. Die negative Ausschaltspannung verhindert Fehlschaltungen durch steile Schaltflanken auf der Leistungsseite. Die geringe Abweichung der Schaltzeiten über den gesamten Temperaturbereich ermöglicht eine genaue Bestimmung des Schaltzeitpunktes und somit den Einsatz bei Frequenzen bis über  $1\text{ MHz}$ .

**Bild 1** zeigt das Schaltprinzip des Treibers. Der ladungsgesteuerte SiC-MOSFET benötigt zum Einschalten einen positiven Impuls zwischen  $+15\text{ V}$  und  $+20\text{ V}$  und zum sicheren Ausschalten einen negativen Impuls von circa  $-5\text{ V}$ . Das Ausschalten mit der Spannung von  $0\text{ V}$  ist zwar möglich, führt aber zu höheren Ausschaltverlusten.

In den meisten Fällen verändert sich das Tastverhältnis des Steuersignals, sodass die Zeitdauer für den ausgeschalteten Zustand und den eingeschalteten Zustand unterschiedlich ist. Das wird dadurch gelöst, dass nur kurze Impulse zum Ein- und Ausschalten am Eingang der Übertrager anliegen, die auf der Sekundärseite mit dem Puls-Umformer verlängert werden. Der SiC-MOSFET benötigt zum Ein- und Ausschalten unterschiedliche Amplituden, sodass für die Ansteuerung zwei Übertrager verwendet werden. Da die Schaltzeiten bei SiC-MOSFETs sehr kurz sind und die Kommutierungszeiten meist unter  $300\text{ ns}$  liegen, sind die Impulse zum Ein- und Ausschalten entsprechend kurz. Dadurch sind die Verluste in den Übertragern auch bei hohen Frequenzen gering und eine geringe Baugröße ist möglich.



Besuchen Sie uns:  
Halle B3, Stand 161

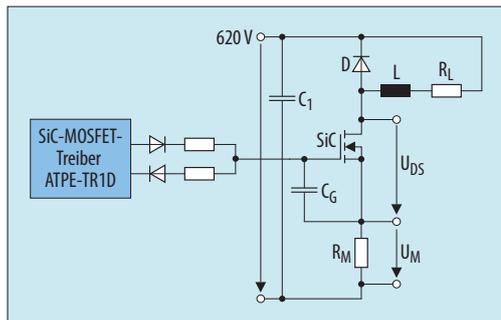


## Intuitiver? Geht's nicht!

Ganz gleich, ob Leiterplattenklemme mit und ohne Hebel oder den weltweit ersten Steckverbindern mit Hebel für Leistungselektronik – mit dem vielfältigen Produktsortiment von WAGO realisieren Sie alle Ihre Leistungselektronikanwendungen problemlos. Welches Produkt benötigen Sie? Lassen Sie sich von unserer Produktvielfalt mit einem Leiterquerschnittsbereich von  $0,2$  bis  $25\text{ mm}^2$  bei bis zu  $101\text{ A}$  überzeugen!

**Mehr Power auf der Leiterplatte**

[www.wago.com/powerelectronics](http://www.wago.com/powerelectronics)



**Bild 2.** Schaltung zur Ermittlung der Ausschaltenergie  $E_{\text{off}}$ . Die Spannung im Zwischenkreis liegt bei 620 V.

Das FPGA erzeugt mit der positiven Flanke des Signals  $IN_A$  den kurzen Einschaltimpuls  $out_1$  zum Einschalten des MOSFET und mit der negativen Flanke des Signals  $IN_A$  den kurzen Ausschaltimpuls  $out_2$  zum Ausschalten. Damit beide Übertrager nicht in Sättigung geraten, werden an die Eingänge der Übertrager nach den kurzen Impulsen zum Ein- und Ausschalten Spannungsimpulse in umgekehrter Richtung angelegt, sodass die Spannungs-Zeit-Flächen in beiden Richtungen gleich sind. Diese Signale  $out_3$  und  $out_4$  für die Entmagnetisierung werden auch vom FPGA erzeugt. Der bei niedrigen Frequenzen durch die Entladung über den Abschlusswiderstand am Gate verursachte Spannungsabfall wird durch Refresh-Impulse ausgeglichen. Die Schaltung garantiert Unempfindlichkeit gegenüber Störimpulsen, da die Primärwicklung des Übertragers während der ganzen Periode des Eingangssignals immer niederohmig abgeschlossen ist.

Der Treiber benötigt extern auf der Leistungsseite nur zwei Dioden und zwei Gate-Vorwiderstände. Mit den Gate-Vorwiderständen werden die Amplitude des Ladestromes und somit die Schaltzeiten für den Einschalt- und Ausschaltvorgang des MOSFET einge-

stellt. Die Spannungen  $U_{S2}$  mit 3,3 V und  $U_{S3}$  mit 5,0 V werden für die Versorgung des FPGA und der Logikbaugruppe benötigt. Die Spannung  $U_{S1}$  bestimmt die positive Einschaltspannung und liegt meist zwischen 15 V und 20 V. Mit den Eingängen  $C_1$  und  $C_2$  sind verschiedene Optionen einstellbar. Die Ausgänge  $ST_1$  bis  $ST_3$  übermitteln Betriebszustände an die externe Steuereinheit. Der DTO-Eingang ermöglicht ein zusätzliches schnelles Ausschalten des MOSFET ohne FPGA-Logik. Der Baustein für die Überwachung der Spannungen  $U_{S1}$ ,  $U_{S2}$  und  $U_{S3}$  erzeugt das RST-Signal.

## Hohe Schaltfrequenzen

Bei Frequenzen über 100 kHz und großer Leistung ist für die Dimensionierung einer Leistungsstufe die Kenntnis der Ausschaltenergie  $E_{\text{off}}$  des Leistungshalbleiters bei dem berechneten Strom notwendig. Um die sehr geringen Ausschaltverluste von neuen MOSFETs aus Siliziumkarbid zu realisieren, werden Treiberbausteine mit speziellen Eigenschaften benötigt. An dem SiC-MOSFET-Treiber von ATPE wurden Untersuchungen durchgeführt, um die Eigenschaften des Treibers zu ermitteln, die für die zuverlässige Ansteuerung des MOSFET mit sehr geringen Ausschaltverlusten notwendig sind. Bei vielen Hochfrequenzschaltungen sind die Ausschaltverluste bei der Dimensionierung der Leistungsstufe entscheidend, weil die Kommutierung des Stroms beim Ausschalten des MOSFET durch den Laststrom erfolgt und das Einschalten des anderen MOSFET in der Brücke bei geringer Drain-Source Spannung erfolgt. Dadurch sind die Einschaltverluste geringer als die Ausschaltverluste.

**Bild 2** zeigt die Schaltung zur Ermittlung der Ausschaltenergie  $E_{\text{off}}$ . Die Spannung im Zwischenkreis beträgt 620 V und der Lastwiderstand  $R$  wird so eingestellt, dass der Strom  $I_D$  durch den SiC-MOSFET 20 A oder 40 A beträgt. Beim Ausschaltvorgang werden die Drain-Source-Spannung  $U_{DS}$  und der Strom  $I_D$  durch die Spannung  $U_M$  am Messwiderstand  $R_M$  gemessen, dessen Wert  $0,5 \Omega$  mit einer Induktivität  $<5 \text{ nH}$  beträgt. Beim Ausschaltvorgang steigt die Drain-Source Spannung an und der Strom im Lastkreis fließt durch die Diode  $D$  weiter. Eine kleine Induktivität  $L$  im Lastkreis gewährleistet, dass der Strom beim Ausschaltvorgang weiter fließt und dadurch der sehr schnelle Anstieg der Drain-Source-Spannung erfolgt.

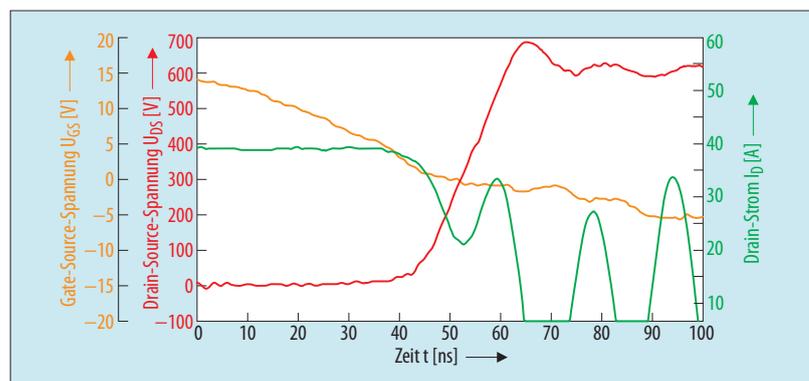
In **Bild 3** ist der Ausschaltvorgang bei einem Strom von 40 A und der Konfiguration des Treibers entsprechend dem ersten Wert in **Tabelle** mit dem Oszilloskop aufgezeichnet. Der Stromverlauf  $I_D$  nach dem Nulldurchgang entsteht durch Schwingungen am Messwiderstand  $R_M$  und hat keinen Einfluss auf die Ausschalt-Energie  $E_{\text{off}}$ . Die Ausschalt-Energie  $E_{\text{off}}$  wurde durch Multiplikation der Drain-Source-Spannung  $U_D$  mit dem Strom  $I_D$  durch den MOSFET beim Ausschaltvorgang berechnet.

## Messung der Ausschaltenergie

Bei der Schaltung, die für die Messung der Ausschaltenergie  $E_{\text{off}}$  verwendet wurde, sind am MOSFET direkt zwischen Gate und Source vier Kondensatoren mit einer Gesamtkapazität von  $8,8 \text{ nF}$  angeschlossen. Diese zusätzliche Kapazität am Gate hat folgende Funktion: Der schnelle Spannungsanstieg zwischen Drain und Source beim Ausschaltvorgang erzeugt durch die Rückwirkungs-

## Eventuelle Lizenzvergabe möglich

Das in Eching in der Nähe von Landshut ansässige Unternehmen ATPE hat sich auf Beratungs- und Entwicklungstätigkeiten im Bereich leistungselektronischer Baugruppen spezialisiert. Nun hat ATPE einen SiC-MOSFET-Treiber entwickelt, der sich für die hohen Schaltfrequenzen von SiC eignet. Für den Treiber ist eine eventuelle Lizenzvergabe möglich. Mehr Informationen erhalten Sie per E-Mail über [driver@atpe.de](mailto:driver@atpe.de) oder unter der Telefonnummer 08079 1524.



**Bild 3.** Mit einem Oszilloskop aufgezeichneter Ausschaltvorgang am SiC-MOSFET mit dem Treiber ATPE-TR1D.

kapazität  $C_{rss}$  einen sehr hohen Impulsstrom in das Gate, der zu einem schnellen Spannungsanstieg am Gate und zu einem sehr kurzen Wiedereinschalten führt. Die zusätzliche Kapazität am Gate dämpft die angeregte Schwingung durch den rückgekoppelten Impuls am Gate und die schnell abfallende Spannung an der Kapazität  $C_G$  erzeugt einen hohen negativen Ladestrom am Gate. So fällt die Gate-Source-Spannung trotzdem schnell ab und die durch den rückgekoppelten Spannungsimpuls entstehenden Verluste bleiben sehr gering. Ein weiterer Vorteil der zusätzlichen Kapazität  $C_G$  am Gate ist die Dämpfung von parasitären Schwingungen, die vom Source-Anschluss eingekoppelt werden. Insgesamt erhöht die zusätzliche Kapazität  $C_G$  die Zuverlässigkeit, da bei einer optimalen Dimensionierung der Kapazität  $C_G$  die Gate-Source-Spannung während des Ausschaltens sicher im zulässigen Bereich von 0 V bis -10 V bleibt.

Die Messung der Ausschalt-Energie  $E_{off}$  wurde mit dem SiC-MOSFET MSC040SMA120B von Microsemi, einer Tochtergesellschaft von Microchip, durchgeführt. Bei den verschiedenen Messungen wurde am verwendeten Treiber ATPE-TR1D der Wert des Gate-Vorwiderstandes verändert und dadurch die Flankensteilheit der Gate-Source-Spannung im Nulldurchgang eingestellt. Die Ergebnisse der Untersuchung sind in der Tabelle dargestellt.

$U_{GA}$ [V]	$\Delta U_{GS}/\Delta T$ [V/ns]	$\Delta U_{GO}/\Delta T$ [V/ns]	$I_{gp}$ [A]	$I_{GS}$ [A]	$I_{G0}$ [A]	$C_G$ [nF]	$U_D$ [V]	$I_D$ [A]	$T_j$ [°C]	$E_{off}$ [ $\mu$ J]
-5	0,36	0,33	7	6	4	8,8	620	40	25	156
-5	0,36	0,33	7	6	4	8,8	620	40	125	172
-3	0,29	0,25	6	4,8	2,8	8,8	620	40	25	159
-6	0,38	0,36	7,3	6,8	4,4	8,8	620	40	25	158
-5	0,36	0,33	7	6	4	8,8	620	20	25	51
-5	0,36	0,33	7	6	4	8,8	620	20	125	58
-3	0,21	0,16	4	3,3	2,0	8,8	620	40	25	240
0	0,18		3,3	3,0	1,0	8,8	620	40	25	330
0	0,18		3,3	3,0	1,0	8,8	620	20	25	108

Ausschalt-Energie  $E_{off}$  beim SiC-MOSFET MSC040SMA120B.  $U_{GA}$  – Gate-Source-Spannung am Ende des Ausschaltvorganges;  $\Delta U_{GS}/\Delta T$  – Flankensteilheit der Gate-Source-Spannung bei 5 V;  $\Delta U_{GO}/\Delta T$  – Flankensteilheit der Gate-Source-Spannung bei 0 V;  $I_{gp}$  – maximaler Gate-Strom;  $I_{GS}$  – Gate-Strom bei der Gate-Source-Spannung von 5 V;  $I_{G0}$  – Gate-Strom bei der Gate-Source-Spannung von 0 V;  $C_G$  – Kapazität zwischen Gate und Source (4-mal 2,2 nF / NP0);  $U_D$  – Drain-Source-Spannung beim Ausschaltvorgang;  $I_D$  – Drain-Strom beim Ausschaltvorgang. (Quelle: ATPE)

Die Auswertung der Messungen ergibt folgendes Ergebnis: Wenn in einer Anwendung mit SiC-MOSFETs sehr geringe Ausschaltverluste  $E_{off}$  gefordert sind, sollte die Spannung nach dem Ausschaltvorgang circa -5 V betragen und die Flankensteilheit der Gate-Source-Spannung im Nulldurchgang einen hohen Wert aufweisen.

Mit zusätzlichen, kalorimetrischen Kontrollmessungen wurden die Ergebnisse der Tabelle überprüft. Bei diesen Messungen wurde die Verlustleistung des SiC-MOSFET direkt bei 50 kHz über die Erwärmung eines Kühlkörpers gemessen. Die Kontrollmessung bei 620 V

und 40 A mit dem Gate-Strom von 4 A bei 0 V ergab im Rahmen der Messgenauigkeit Übereinstimmung mit dem Wert für die Ausschaltenergie  $E_{off}$  aus der Tabelle. Bei 620 V und 20 A waren die Werte sogar noch günstiger. *ih*



**Michael Klemt**

hat an der TU München den Diplom-Studiengang Elektrotechnik absolviert. Derzeit arbeitet er als Entwicklungsingenieur bei ATPE und beschäftigt sich insbesondere mit dem

Thema SiC-MOSFET-Treiber im Bereich Leistungselektronik. [michael.klemt@atpe.de](mailto:michael.klemt@atpe.de)

## Bidirektionale Power Supply PSB 91500-30

Stromversorgung und elektronische Last mit Netzzurückspeisung in einem Gerät



Elektro-Automatik



EA-PSB 91500-30: 1500V, 30A, 15KW  
Systeme bis 450 KW